

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-249924

(43)公開日 平成5年(1993)9月28日

(51)Int.Cl.⁵

G 0 9 G 3/36
G 0 2 F 1/133

識別記号

府内整理番号
7319-5G
575
7820-2K

F I

技術表示箇所

(21)出願番号

特願平4-50222

(22)出願日

平成4年(1992)3月9日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 小川文博

東京都港区芝五丁目7番1号日本電気株式
会社内

(74)代理人 弁理士 京本直樹 (外2名)

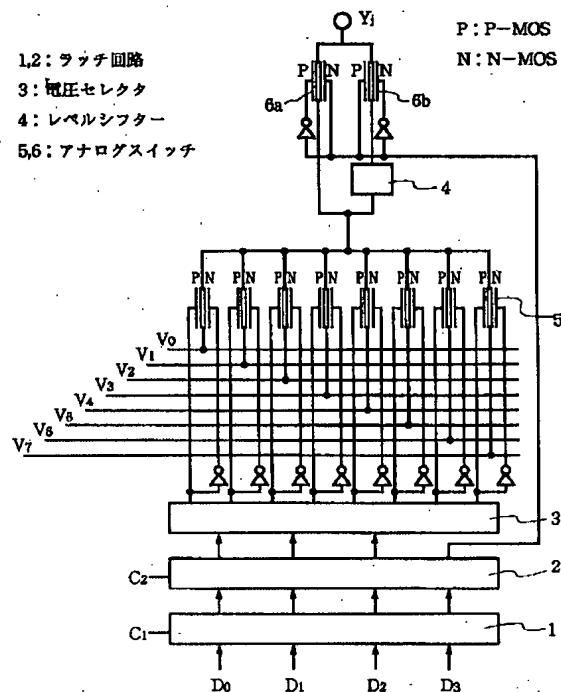
(54)【発明の名称】 液晶ディスプレイ用駆動回路

(57)【要約】

【目的】16階調液晶ディスプレイを実現すべき駆動回路を8階調用駆動回路の延長でなく実現する。

【構成】4ビットの表示データの下位3ビットで、8値の電圧レベルのうちの1値を選択する電圧セレクタと、この選択された電圧をそのまま出力させるか、あるいはレベルシフターを介して出力させるかを4ビットの表示データの最上位1ビットの“0”あるいは“1”で選択する回路を備える。すなわち、16値の電圧レベルを 8×2 のスイッチングマトリクスと1個のレベルシフターで実現する。

【効果】16階調表示が可能な液晶ディスプレイ用駆動回路を従来の8階調用の駆動回路に若干の不可回路をつけるだけで実現できる。



【特許請求の範囲】

【請求項1】 1出力あたり4ビットの表示データを取り込み、前記4ビットの表示データに基いて16電圧レベルのうち1レベルを選択出力する出力数n個の液晶ディスプレイ用駆動回路において、前記4ビットの表示データの下位3ビットの表示データにより外部から入力された8値の電圧レベルのうち1レベルを選択出力したレベルAを、前記4ビットの表示データの最上位1ビットの表示データが“1”あるいは“0”により、前記レベルAをレベルシフトするか否かを選択する回路を備えることを特徴とする液晶ディスプレイ用駆動回路。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、液晶ディスプレイ用駆動回路に関し、特に4ビットの表示データに基いて16値の電圧レベルのうちの1レベルを出力する16階調表示が可能な液晶ディスプレイ用駆動回路に関する。

【0002】

【従来の技術】 従来の液晶ディスプレイ用駆動回路は、3ビットの表示データに基いて8値の電圧レベルのうちの1レベルを出力する8階調表示が可能なものである。1例として、日立製HD66310Tの液晶駆動回路を図5に示す。3ビットの表示データD₀、D₁、D₂をクロックCL1によりラッチ回路1に取り込む。1水平時間分の表示データの取り込みが終了したら次にラッチ回路2にクロックパルスCL2で一括転送する。転送された表示データにより、電圧セレクタ3を制御し、電圧V₀～V₇の8つのレベルのうちの1つを選択する。

【0003】 従来の8階調液晶ディスプレイ用駆動回路の設計を16階調に展開することは、技術的には可能である。又、この8階調液晶ディスプレイ用駆動回路を用い、8階調の間の(0.5きざみ)を2フレームで光学的に実現する方法、すなわち52フレームのうち1フレームを上位階調に、もう一方のフレームを下位階調を選択することにより16階調を実現する方法が提案されている。

【0004】

【発明が解決しようとする課題】 この従来の8階調液晶ディスプレイ用駆動用回路を16階調に展開した場合、電圧レベルを選択するアナログスイッチ群が倍増し、配線は4倍に増加するため、実用的には困難性がある。又、この8階調液晶ディスプレイ用駆動回路を用い、駆動方式で16階調を実現する方法は、画質の点で劣る問題がある。

【0005】

【課題を解決するための手段】 本発明の液晶ディスプレイ用駆動回路は、4ビットの表示データをラッチ回路に順次取り込み、1水平時間分の表示データの取り込みが完了した後一括して他のラッチ回路に表示データを転送した後、下位3ビットの表示データにより電圧セレクタ

を制御し外部から入力された8値の電圧レベルのうち1レベルを選択出力し、この出力レベルを最上位1ビットの表示データが“1”あるいは“0”により、電圧レベルをシフトするか否かを選択する回路を備えることを特徴としている。

【0006】

【実施例】 以下、本発明について図面を参照して説明する。図1は本発明の第1の実施例の液晶ディスプレイ用駆動回路の1出力分を示したものである。時系列的に入って来る表示データD₀、D₁、D₂、D₃をクロックパルスC₁によりラッチ回路1に取り込む。1水平時間内の全出力nをラッチ回路1に取り込みが完了した後、クロックパルスC₂によりラッチ回路2に一括転送される。転送された表示データD₀、D₁、D₂の3ビットにより電圧セレクタ3を制御し、この電圧セレクタの8出力から、表示データに基き8個のアナログスイッチ5のうちの1つを導通させ、電圧レベルV₀、V₁、V₂、V₃、V₄、V₅、V₆、V₇の1つを読み出す。

【0007】 出力された電圧レベルは、分岐され一方はアナログスイッチ6aへ、もう一方はレベルシフター4により電圧Vだけレベルをシフトさせた後アナログスイッチ6bへ到達する。最上位ビットD₃が“1”的場合は、アナログスイッチ6bが導通しアナログスイッチ6aが遮断され、“0”的場合は、導通と遮断が逆になる。図2は、本実施例により出力される電圧レベルを示したもので、図中16値の中から1値が選択される。

【0008】 図3は、本実施例の第2の実施例の駆動回路図である。この実施例は、第1の実施例に電圧レベルの極性を1垂直時間毎あるいは1水平時間毎に逆転させる機能を附加させたものである。極性を反転させる信号Rが“0”的場合は、電源スイッチャ8によりV₀～V₇が選択され、第1の実施例と全く同じ電圧レベルが出力される。一方、信号Rが“1”的場合は、電源スイッチャ8によりV₇～V₀が選択されV₇からV₀+Vまでの16値の電圧レベルのうちの1値が出力される。図4は、第2の実施例により出力される電圧レベルを示したもので、各極性毎に16値の中から1値が選択される。

【0009】

【発明の効果】 以上説明したように本発明は、従来の8値レベルの液晶ディスプレイ用駆動回路に電圧をシフトさせるレベルシフターを付加し、4ビットの表示データの最上位の1ビットでレベルシフトさせるかどうかを選択する構成になっているので、従来の8値レベル液晶ディスプレイ用駆動回路に対し、少しの付加で16値レベルの液晶ディスプレイ用駆動回路が実現できる。すなわち、本発明は集積回路化した場合のチップサイズを従来とほとんど変わらないチップサイズで製作できる効果を有する。

【図面の簡単な説明】

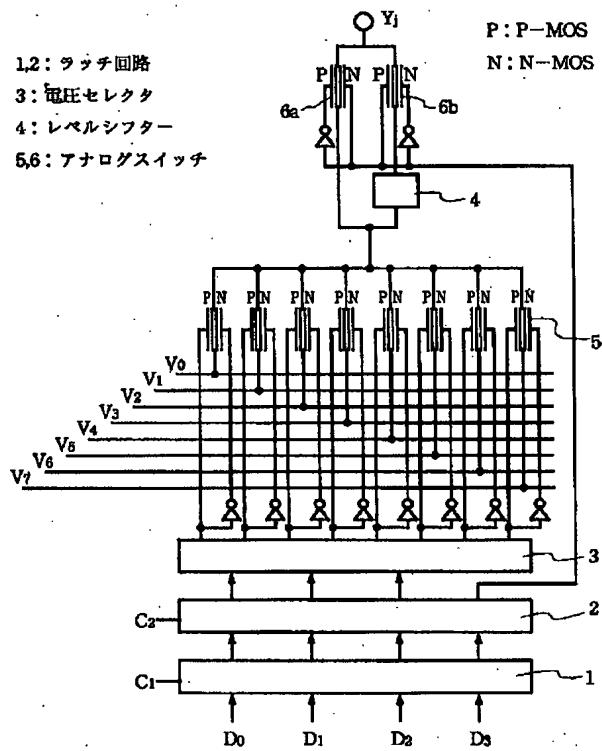
- 【図1】本発明の第1の実施例の回路構成図である。
- 【図2】図1に示した駆動回路の出力電圧レベルを図式化して示した図である。
- 【図3】本発明の第2の実施例の回路構成図である。
- 【図4】図3に示した駆動回路の出力電圧レベルを図式化して示した図である。
- 【図5】従来の液晶ディスプレイ用駆動回路の回路構成

図である。

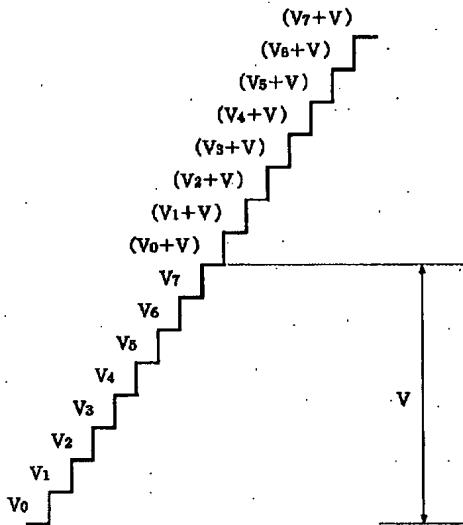
【符号の説明】

- 1, 2 ラッチ回路
- 3 電圧セレクタ
- 4 レベルシフター
- 5, 6 アナログスイッチ
- 7 エクスクルーシブ・ノア回路
- 8 電源スイッチャ

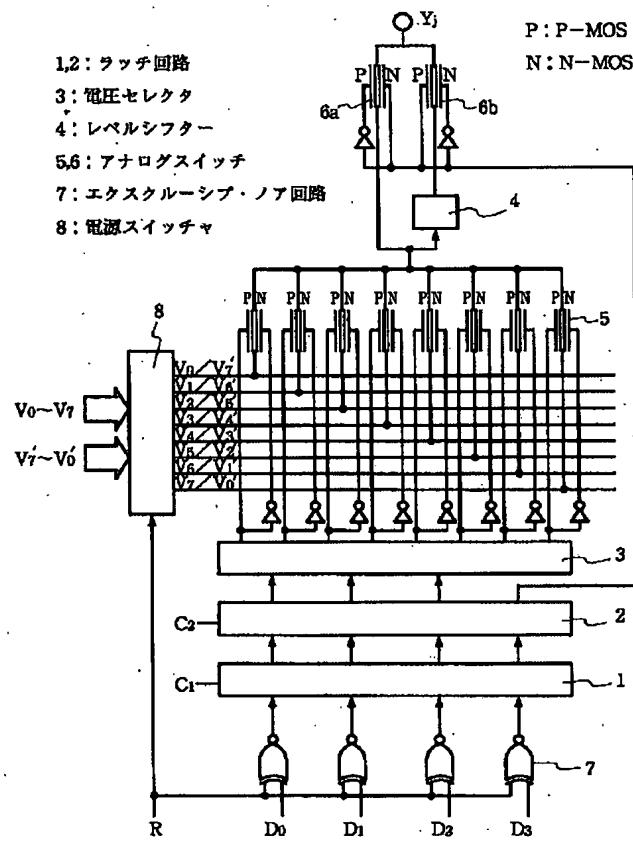
【図1】



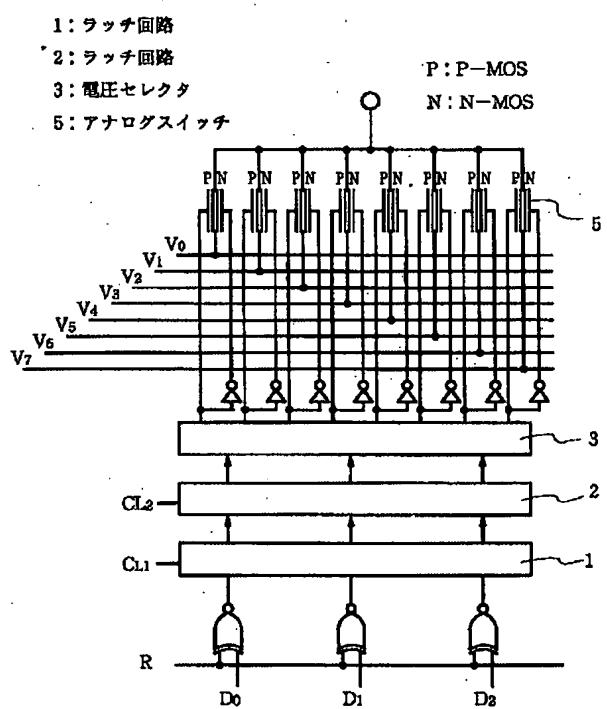
【図2】



【図3】



【図5】



【図4】

